

**Danko Basch  
Marin Orlić**

**FRISC-MC  
prilog**

**Siječanj, 2006.**

## FRISC-MC

### Raspored bitova u registru stanja (SR)

7	6	5	4	3	2	1	0
<b>GIE</b>	<b>ILVL</b>			<b>Z</b>	<b>V</b>	<b>C</b>	<b>N</b>

### Popis uvjeta za upravljačke naredbe

Sufiks	Značenje	Način ispitivanja operanada
_PS	Linije porta su postavljene	C = 1
_PNS	Linije porta nisu postavljene	C = 0
_PZ	Linije porta su obrisane	Z = 1
_PNZ	Linije porta nisu obrisane	Z = 0
_PX	Neke linije su postavljene, neke obrisane	C = 0 i Z = 0
_PNX	Sve linije su međusobno jednake	C = 1 ili Z = 1

### Popis naredaba

Naredba	Operacija	C	Z
PWRDN	zaustavlja procesor i jedinice		
IDLE	zaustavlja procesor		
PIN dest, portX	portX → dest		
POUT src, portX	src → portX		
PCLEAR portX, maska	briše linije porta označene maskom		
PSET portX, maska	postavlja linije porta označene maskom		
PCOMPL portX, maska	komplementira linije porta označene maskom		
PTEST portX, maska	ispituje linije porta označene maskom	portX & maska=maska	portX & maska=0

- Oznake src i dest označuju opće registre R0-R7, portX oznaku porta P0-P7, a maska 8-bitni broj. Umjesto src može se upotrijebiti i 8-bitna konstanta

### Registri kontrole prekida (opća struktura)

Registri kontrole prekida imaju općenitu strukturu prikazanu u tablici.

7	6	5	4	3	2	1	0
<b>xIR</b>	<b>xIE</b>	-	-	-	<b>ILVL</b>		
rwh	rw					rw	

- Oznake r, w i h označavaju da je pojedino polje u registru moguće čitati (r), pisati (w), odnosno da se postavlja sklopovski (h)

Polje	Značenje
ILVL	<b>Razina prekida za jedinicu</b>  U rasponu 0-7, razina 0 ne izaziva prekid
xIE	<b>Postavljanje zahtjeva za prekid</b>  0 – nema postavljanja zahtjeva za prekid 1 – postavljaju se zahtjevi za prekid
xIR	<b>Postavljen zahtjev za prekid</b>  0 – prekid je postavljen, čeka se prihvrat 1 – prekid je prihvaćen ili nije postavljen  Automatski se briše nakon prihvata prekida.

## PIO jedinica

### Adrese PIO jedinice

Adresa	Pisanje	Čitanje
DPx	postavlja smjer linija porta Px  <b>Vrijednost bita DPx.y</b>  0 – linija Px.y je ulazna 1 – linija Px.y je izlazna	stanje smjera linija porta Px

- Oznaka DPx označava registre smjera porta DP0-DP7.

## A/D pretvornik

### Adrese A/D pretvornika

Adresa	Pisanje	Čitanje
ADCON	upis u ADCON	čitanje ADCON
ADDAT	-	čitanje ADDAT
ADCIC	upis u ADCIC	čitanje ADCIC
ADEIC	upis u ADEIC	čitanje ADEIC

### Upravljački registar ADCON

9	8	7	6	5	4	3	2	1	0
ADWR	ADBSY	ADST	-	ADM		ADCH			
rw	rwh	rwh	-	rw		rw			

Polje	Značenje
ADCH	Odabir (prvog) kanala za pretvorbu
ADM	Odabir načina rada 00 <sub>2</sub> – jedna pretvorba jednog kanala 01 <sub>2</sub> – kontinuirana pretvorba jednog kanala 10 <sub>2</sub> – jedna pretvorba grupe kanala 11 <sub>2</sub> – kontinuirana pretvorba grupe kanala
ADST	Pokretanje pretvorbe 0 – zaustavlja aktivnu pretvorbu 1 – pokreće pretvorbu
ADBSY	Pretvorba u tijeku 0 – A/D pretvornik miruje 1 – pretvorba u tijeku
ADWR	Kontrola čekanja na čitanje rezultata pretvorbe 0 – ne koristi se čekanje 1 – čeka se s sljedećom pretvorbom dok se rezultat ne pročita

### Registar rezultata pretvorbe ADDAT

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CHNR				-	-	ADRES									
rh						rh									

Polje	Značenje
ADRES	Rezultat pretvorbe
CHNR	Broj pretvorenog analognog kanala

## Registar kontrole prekida na kraj pretvorbe ADCIC

Registar ADCIC ima strukturu jednaku onoj općeg registra kontrole prekida. Koristi se prekidni vektor 1.

## Registar kontrole prekida na grešku u pretvorbi ADEIC

Registar ADEIC ima strukturu jednaku onoj općeg registra kontrole prekida. Koristi se prekidni vektor 2.

## PWM jedinica

### Adrese PWM jedinice

Adresa	Pisanje	Čitanje
PWMCON0	upis u PWMCON0	čitanje PWMCON0
PWMCON1	upis u PWMCON1	čitanje PWMCON1
PWMIC	upis u PWMIC	čitanje PWMIC
PTx	upis u PTx	čitanje PTx
PWx	upis u PWx	čitanje PWx
PPx	upis u PPx	čitanje PPx

### Upravljački registar PWMCON0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PIR3	PIR2	PIR1	PIR0	PIE3	PIE2	PIE1	PIE0	PTI3	PTI2	PTI1	PTI0	PTR3	PTR2	PTR1	PTR0
rwh	rwh	rwh	rwh	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bit	Značenje
PTRx	<p><b>Pokretanje kanala x</b></p> <p>0 – timer x nije spojen na ulazni signal (neaktivan je) 1 – timer x je aktivan</p>
PTIx	<p><b>Odabir ulaznog signala kanala x</b></p> <p>0 – ulazni impulsi su <math>f_{cpu}</math> 1 – ulazni impulsi su <math>f_{cpu}/64</math> (preddjelilo)</p>
PIEx	<p><b>Kontrola prekida kanala x</b></p> <p>0 – kanal x ne izaziva prekide 1 – kanal x izaziva prekide</p>
PIRx	<p><b>Zahtjev za prekid kanala x</b></p> <p>0 – kanal x nije izazvao prekid 1 – kanal x je izazvao prekid i čeka prihvata (potrebno je ručno obrisati zastavicu)</p>

## Upravljački registar PWMCON1

9	8	7	6	5	4	3	2	1	0
PB23	PB01	PM3	PM2	PM1	PM0	PEN3	PEN2	PEN1	PEN0
rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Bit	Značenje
PENx	<b>Kontrola izlaza kanala x</b> 0 – izlaz kanala x je isključen 1 – izlaz kanala x je uključen
PMx	<b>Odabir načina rada kanala x</b> 0 – kanal x radi u asimetričnom načinu rada (edge-aligned) 1 – kanal x radi u simetričnom načinu rada (center-aligned)
PB01	<b>Kombiniranje kanala 0 i 1</b> 0 – kanali 0 i 1 rade neovisno u svojim načinima rada 1 – izlaz kanala 0 i 1 kombiniran je logičkim AND na POUT0
PB23	<b>Kombiniranje kanala 2 i 3</b> 0 – kanali 2 i 3 rade neovisno u svojim načinima rada 1 – izlaz kanala 2 i 3 kombiniran je logičkim AND na POUT2

## Registar kontrole prekida PWMIC

Registar PWMIC ima strukturu jednaku onoj općeg registra kontrole prekida. Koristi se prekidni vektor 3.

## Ostali registri

Registri PP0..PP3, PW0..PW3 i PT0..PT3 koriste se kao obični 16-bitni registri.

## GPT jedinica

### Adrese GPT jedinice

Adresa	Pisanje	Čitanje
T0	upis u T0	čitanje T0
T1	upis u T1	čitanje T1
T2	upis u T2	čitanje T2
TIC	upis u TIC	čitanje TIC

## Upravljački registar Tx

31 ... 24	23 ... 18	17	16	15 ... 0
TxCT	-	LCT	LCON	TxCON
rw				rw

Bit	Značenje
<b>TxCON</b>	<b>Kontrolna riječ kanala x (koristi se samo donjih 14 bitova)</b>  Za detaljniji opis značenja pojedinih bitova u kontrolnoj riječi, pogledajte odgovarajuću tablicu
<b>LCON</b>	<b>Zahtjev za promjenu upravljačke riječi</b>  0 – ne upisuje se kontrolna riječ iz polja TxCON 1 – upisuje se kontrolna riječ iz polja TxCON
<b>LCT</b>	<b>Zahtjev za promjenu vremenske konstante</b>  0 – ne upisuje se vremenska konstanta iz polja TxCT 1 – upisuje se vremenska konstanta iz polja TxCT
<b>TxCT</b>	<b>Vremenska konstanta kanala x</b>  8-bitni broj

### Kontrolna riječ TxCON

13	12	11	10	9	8	7	6	5	4	3	2	1	0
<b>TxOTL</b>	<b>TxC</b>	<b>TxG</b>	<b>TxL</b>	<b>TxUD</b>		<b>TxOE</b>	<b>TxIR</b>	<b>TxIE</b>	<b>Txl</b>		<b>TxM</b>	<b>TxR</b>	
rw	rw	rw	rw	rw		rw	rw	rw	rw		rw	rw	

Bit	Značenje
<b>TxR</b>	<b>Pokretanje kanala x</b>  0 – kanal x nije spojen na ulazni signal (neaktivan je) 1 – kanal x je aktivan
<b>TxM</b>	<b>Odabir načina rada kanala x</b>  0 – timer način rada 1 – counter način rada
<b>Txl</b>	<b>Parametri rada kanala x</b>  Za detaljniji opis značenja pojedinih bitova u polju Txl, pogledajte odgovarajuću tablicu
<b>TxIE</b>	<b>Kontrola prekida kanala x</b>  0 – kanal x ne izaziva prekide 1 – kanal x izaziva prekide
<b>TxIR</b>	<b>Zahtjev za prekid kanala x</b>  0 – kanal x nije izazvao prekid 1 – kanal x je izazvao prekid i čeka prihvat (potrebno je ručno obrisati zastavicu)
<b>TxOE</b>	<b>Kontrola izlaza kanala x</b>  0 – izlaz kanala x je isključen 1 – izlaz kanala x je uključen

<b>TxUD</b>	<b>Kontrola smjera brojanja kanala x</b> 00 <sub>2</sub> – broji prema gore 01 <sub>2</sub> – broji prema dolje 10 <sub>2</sub> – koristi se vanjski signal s ulaza EUD1 (kada je signal = 0, onda broji prema gore) 11 <sub>2</sub> – koristi se vanjski signal s ulaza EUD2 (kada je signal = 0, onda broji prema gore)
<b>TxL</b>	<b>Odabir aktivne razine ulaznog signala za <i>gated timer</i> način rada (vidi TxG ispod)</b> 0 – vrijeme se mjeri samo dok je na ulazu TxIN vrijednost 0 1 – vrijeme se mjeri samo dok je na ulazu TxIN vrijednost 1
<b>TxG</b>	<b>Uključuje <i>gated timer</i> način rada (samo u <i>timer</i> načinu rada, inače se zanemaruje)</b> 0 – obični <i>timer</i> način rada 1 – <i>gated timer</i> način rada
<b>TxC</b>	<b>Odabir <i>capture</i> načina rada kanala x (samo kanali T1 i T2)</b> 0 – kanal x radi u normalnom načinu rada ( <i>timer</i> ili <i>counter</i> ) 1 – kanal x radi u <i>capture</i> načinu rada (bit TxM se ignorira)
<b>TxOTL</b>	<b>Stanje izlaza kanala x</b> 0 – izlaz je u stanju 0 1 – izlaz je u stanju 1

### Polje parametara TxI

<b>Način rada</b>	<b>Značenje</b>
<b>Timer</b>	<b>Određuje vrijednost preddjelila ulaznog signala</b> 000 <sub>2</sub> – preddjelilo je 8 001 <sub>2</sub> – preddjelilo je 16 010 <sub>2</sub> – preddjelilo je 32 011 <sub>2</sub> – preddjelilo je 64 100 <sub>2</sub> – preddjelilo je 128 101 <sub>2</sub> – preddjelilo je 256 110 <sub>2</sub> – preddjelilo je 512 111 <sub>2</sub> – preddjelilo je 1024
<b>Counter</b>	<b>Određuje brid ulaznog signala na koji dolazi do promjene brojila</b> 000 <sub>2</sub> – rastući brid signala TxIN 001 <sub>2</sub> – padajući brid signala TxIN 010 <sub>2</sub> – rastući brid signala T <sub>i-1</sub> OUT 011 <sub>2</sub> – rastući brid signala T <sub>i-1</sub> OUT ostale kombinacije bitova se ne koriste
<b>Capture</b>	<b>Određuje brid ulaznog signala na koji dolazi do pohrane stanja</b> 000 <sub>2</sub> – rastući brid signala TxIN 001 <sub>2</sub> – padajući brid signala TxIN ostale kombinacije bitova se ne koriste

### Registar kontrole prekida TIC

Registar TIC ima strukturu jednaku onoj općeg registra kontrole prekida. Koristi se prekidni vektor 4.